

☐ Include

receiving/transmitting equipment in a direct conversion system adapting to a large scale integration.

SOLUTION: In this communication equipment, a direct-conversion reception is used, and a frequency divider is used to reduce VCO count by supplying a local oscillation signal in RF band to a receiver and a transmitter. A frequency divider with a fixed frequency division ratio is used to generate a local oscillation signal for the receiver, a frequency divider with a selectable of a frequency division ratio is used to generate a local oscillation signal for the transmitter. A DC offset voltage detecting means and a DC offset correcting means are provided at a variable gain amplifier for a base band signal to adapt to the high data communication, then the DC offset is corrected at high speed without any filter intervention in a feed back loop for offset correction.

Int'l Class: H04B00150; H04B00130 H04L02710

Priority: JP 11323656 19991115

Patents Citing This One (2):

- WO2003043208A1 20030522 HITACHI, LTD.
SEMICONDUCTOR INTEGRATED CIRCUIT FOR
COMMUNICATION
- WO2003007493A1 20030123 SONY CORPORATION
RADIO SIGNAL RECEIVING APPARATUS AND DEMODULATING
CIRCUIT

MicroPatent Reference Number: 000210998

COPYRIGHT: (C) 2001JPO



Home



Search



List

For further information, please contact:
[Technical Support](#) | [Billing](#) | [Sales](#) | [General Information](#)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2001-211098

(P2001-211098A)

(43) 公開日 平成 13 年 8 月 3 日 (2001. 8. 3)

(51) Int.Cl.⁷

識別記号

F I

テーマコード (参考)

H 0 4 B 1/50

H 0 4 B 1/50

1/30

1/30

H 0 4 L 27/10

H 0 4 L 27/10

D

審査請求 未請求 請求項の数 13 O L (全 13 頁)

(21) 出願番号 特願 2000-352553 (P2000-352553)

(22) 出願日 平成 12 年 11 月 15 日 (2000. 11. 15)

(31) 優先権主張番号 特願 平 11-323656

(32) 優先日 平成 11 年 11 月 15 日 (1999. 11. 15)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 田中 聡

東京都国分寺市東恋ヶ窪一丁目 280 番地

株式会社日立製作所中央研究所内

(72) 発明者 渡辺 一雄

東京都小平市上水本町五丁目 20 番 1 号 株

式会社日立製作所半導体グループ内

(74) 代理人 100075096

弁理士 作田 康夫

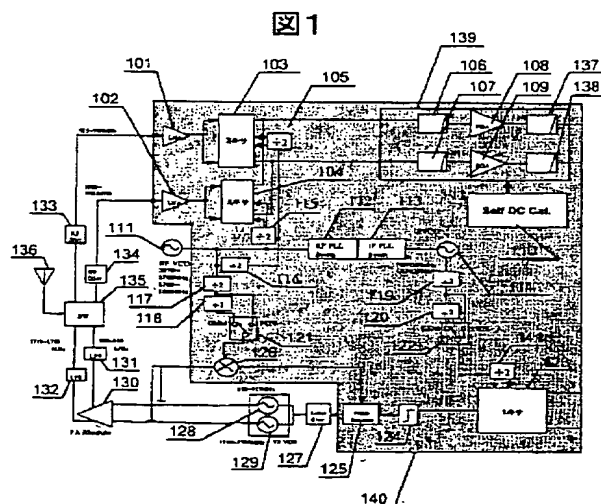
最終頁に続く

(54) 【発明の名称】 移動体通信機

(57) 【要約】 (修正有)

【課題】 大規模集積化に適したダイレクトコンバージョン方式を適用した送受信機において、部品点数を削減しつつ、高速データ通信に対応できる移動体通信機を実現する。

【解決手段】 フィルタ数を削減するためダイレクトコンバージョン受信を用いる。また、分周器を利用して受信機と送信機に R F 帯の局部発振信号を供給することにより、V C O 数を削減する。受信機用の局部発振信号生成には分周比固定の分周器を用い、送信機用の局部発振信号生成には分周比の切り替えが可能な分周器を用いる。次に、高速データ通信に対応するために、ベースバンド信号用の可変利得増幅器に直流オフセット電圧検出手段と、直流オフセット校正手段を設け、オフセット校正用の帰還ループ内にフィルタを介在させないことで高速に直流オフセットを校正する。



【特許請求の範囲】

【請求項 1】第 1 の VCO と、該第 1 の VCO の出力に接続された第 1 と第 2 の分周器と、該第 1 の分周器の出力信号と第 1 の RF 信号とが入力される第 1 のミキサと、該第 2 の分周器の出力信号と第 2 の RF 信号とが入力される第 2 のミキサと、を含む受信回路と、該第 1 の VCO の出力に接続された第 1 の分周器と第 2 の分周器を切り替える手段を有する第 3 の分周器と、第 2 の VCO と、該第 2 の VCO の出力に接続された第 3 と第 4 の分周器を切り替える手段を有する第 4 の分周器と、該第 4 の分周器の出力信号とベースバンド信号とが入力される第 3 のミキサと、該第 3 の分周器の出力信号を用いて該第 3 のミキサの出力信号を周波数変換する周波数変換回路と、を含む送信機と、を有することを特徴とする送受信機。

【請求項 2】請求項 1 記載の送受信機において、該第 1 の分周器の分周比が 2 で、該第 2 の分周器の分周比が 4 であることを特徴とする送受信機。

【請求項 3】請求項 2 記載の送受信機において、該第 1 の RF 信号の周波数を f_{rf1} 、該第 2 の RF 信号の周波数を f_{rf2} 、該周波数変換回路の第 1 と第 2 の出力周波数をそれぞれ f_{tx1} 、 f_{tx2} とするとき、該第 1 の分周比 m と該第 2 の分周比 n は、該第 2 の VCO の発振可能な周波数範囲内で、該第 4 の分周器の分周比を切り替えることで該第 3 のミキサ出力周波数を $| (2 \cdot f_{rf1}) / n - f_{tx1} |$ と $| (4 \cdot f_{rf2}) / m - f_{tx2} |$ にすることができるという条件を満たすことを特徴とする送受信機。

【請求項 4】請求項 3 記載の送受信機において、該周波数変換回路は、位相比較器と、第 1 の低域通過フィルタと、第 3 と第 4 の VCO と、第 4 のミキサを有し、該位相比較器は該第 3 のミキサ出力信号と該第 4 のミキサ出力信号の位相差に比例した信号を出力し、該第 1 の低域通過フィルタは該位相比較器の出力に接続され、該第 3 と第 4 の VCO は該第 1 の低域通過フィルタの出力に接続され、該第 4 のミキサは該第 3 もしくは第 4 の VCO 出力信号と該第 3 の分周器出力信号をミキシングする PLL を用いた周波数変換回路であることを特徴とする送受信機。

【請求項 5】ベースバンド信号が入力される可変利得低域通過フィルタと、該低域通過フィルタの直流オフセット電圧を校正する手段をもったオフセット電圧校正回路を有し、該可変利得低域通過フィルタは、複数の可変利得増幅器と複数の低域通過フィルタから構成されることを特徴とする送受信機。

【請求項 6】請求項 5 記載の送受信機において、該オフセット電圧校正回路は、該可変利得増幅器出力信号が入力される ADC と、該 ADC 出力信号から該可変利得増幅器の直流オフセット電圧を検知し該直流オフセット電圧を校正する信号を出力する制御回路と、該制御回路出

力信号が入力され該可変利得増幅器に信号を出力する DAC とから構成されることを特徴とする送受信機。

【請求項 7】請求項 6 記載の送受信機において、該可変利得増幅器は、互いのエミッタが接続した第 1 と第 2 のトランジスタと、該第 1 のトランジスタのコレクタと電源に接続した第 1 の抵抗と、該第 2 のトランジスタのコレクタと該電源に接続した第 2 の抵抗と、該エミッタに接続した可変電流源から構成され、信号が該第 1 と第 2 のトランジスタのベースから入力され、コレクタから信号が出力されることを特徴とする可変利得増幅器であり、該 DAC は、第 3 のトランジスタと、該第 3 のトランジスタのエミッタとグラウンドに接続した第 3 の抵抗から構成される電圧電流変換回路を複数有し、該第 3 のトランジスタのコレクタは、該第 1 のトランジスタのコレクタと接続し、該第 3 のトランジスタのベースは該制御回路の出力に接続することを特徴とする送受信機。

【請求項 8】請求項 6 記載の送受信機において、該可変利得低域通過フィルタは差動回路により構成され、該可変利得増幅器のうち少なくとも 1 つの可変利得増幅器の第 1 と第 2 の入力端子の間に第 1 のスイッチが接続され、スイッチ切り替え制御により該第 1 のスイッチは短絡状態または開放状態になることを特徴とする送受信機。

【請求項 9】請求項 6 記載の送受信機において、該可変利得低域通過フィルタは差動回路により構成され、該低域通過フィルタのうち少なくとも 1 つの第 1 の低域通過フィルタは、第 2 と第 3 のスイッチと第 1 の容量を含み、該第 2 のスイッチは該第 1 の低域通過フィルタの第 1 の信号線と該第 1 の容量に接続され、該第 3 のスイッチは該第 1 の低域通過フィルタの第 2 の信号線と該第 1 の容量に接続され、該第 2 と第 3 のスイッチは、スイッチ切り替え制御により同期して短絡状態または開放状態になることを特徴とする送受信機。

【請求項 10】請求項 9 記載の送受信機において、該第 1 の低域通過フィルタの前段に接続される第 1 の可変利得増幅器の直流オフセット電圧を校正する制御回路は、第 1 の DAC と第 1 の制御回路から構成され、該第 1 の制御回路は、該第 1 の低域通過フィルタの後段に接続される第 2 の可変利得増幅器の直流オフセット電圧を校正する制御回路と同一であることを特徴とする送受信機。

【請求項 11】請求項 5 記載の送受信機において、該可変利得低域通過フィルタは差動回路により構成され、該可変利得増幅器のうち少なくとも 1 つを第 3 と第 4 の入力端子と第 1 と第 2 の出力端子を有するチョッパ型増幅器に換えたことを特徴とする送受信機であって、該チョッパ型増幅器は、第 5 と第 6 の入力端子と第 3 と第 4 の出力端子をもつ第 3 の可変利得増幅器と、第 4 のスイッチと、第 5 のスイッチを有し、該第 4 と第 5 のスイッチの切り替え制御により、該第 3 の入力端子と該第 5 の入力端子、該第 4 の入力端子と該第 6 の入力端子、該第 1

の出力端子と該第3の出力端子、該第2の出力端子と該第4の出力端子が接続する第1の状態と、該第3の入力端子と該第6の入力端子、該第4の入力端子と該第5の入力端子、該第1の出力端子と該第4の出力端子、該第2の出力端子と該第3の出力端子が接続する第2の状態を切り替えることが可能であり、該第1と第2の状態は周期的に切り替わることを特徴とする送受信機。

【請求項12】アンテナと、該アンテナに接続されたアンテナスイッチと、該アンテナスイッチに信号を出力する複数の電力増幅器と、該アンテナスイッチに接続された複数の帯域通過フィルタと、該帯域通過フィルタと該電力増幅器とベースバンド回路と接続された送受信機を有する移動体通信機であって、該送受信機が、請求項1から11の何れかに記載の送受信機であって、該ベースバンド回路から該送受信機に直流オフセット電圧校正動作を開始するタイミングを規定する信号が出力されることを特徴とする移動体通信機。

【請求項13】請求項12記載の移動体通信機において、該アンテナスイッチの代わりにデュプレクサを用いることを特徴とする移動体通信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、部品点数を低減できる移動体通信機に係り、特に大規模集積化に適したダイレクトコンバージョン方式を適用した送受信機に関するものである。

【0002】

【従来の技術】移動体通信機の爆発的な普及につれ、小型、低コスト化への要求が強まっている。そのため、VCO（電圧制御形発振器）や、フィルタ数を低減し、集積度を上げた集積回路の適用が望まれている。送受信機の従来例としては瀧川等によりアイ、イー、イー、イー、1999年、第25回、欧州集積回路会議予稿集278頁から281頁に発表された「GSM、DCS1800向けデュアルバンドトランシーバIC高周波技術」（K. Takikawa et. al. RF Circuits Technique of Dual-Band Transceiver IC for GSM and DCS1800 applications, IEEE 25th European Solid-State Circuits Conference pp. 278-281, 1999）が挙げられる。構成図を図10（a）に示す。（1016）が集積回路で、他の構成部品（1001～1015）は外付けとなる。本従来例は900MHz帯と1.8GHz帯の2つの周波数帯に対応するものである。また、受信機としてスーパーヘテロダイン方式を適用し、送信機にはオフセットPLL方式を採用している。スーパーヘテロダイン受信機では、帯域外妨害波を抑圧するRF（高周波）フィルタ（1001、1002）2個と、周波数変換に伴うイメージ周波数帯の妨害波を取り除くイメージ除去フィルタ（1003、1004）2個と、受信チャネル近傍の妨害波を除去するIF（中間周波）フィルタ（1005）

が必要になる。また900MHz帯と1.8GHz帯の2つの周波数帯に対応するため局部発振器（1006、1007）が2個必要となる。

【0003】外付け部品点数を削減できる受信方式に、ダイレクトコンバージョン方式がある。ダイレクトコンバージョン受信機の従来例としてはアイ、イー、イー、イー、1997年、VLSI回路シンポジウム予稿集113頁から114頁に発表された「900MHzダイレクトコンバージョン受信機」（Behzad Razavi, "A 900-MHz CMOS Direct Conversion Receiver," IEEE Symposium on VLSI Circuits, pp. 113-114, 1997）が挙げられる。構成図を図10（b）に示す。原理的にイメージ応答が存在しないので、ダイレクトコンバージョン方式にはイメージ除去フィルタが不要である。また、IFフィルタはICに集積化されたフィルタで代用できるため不要となる。本実施例では、VCO（1025）は受信機の入力周波数の2倍の周波数で発振し、その周波数は1850～1920MHzである。この受信機をGSM、DCS1800のデュアルバンド受信機に適用する場合、VCO（1025）は1850～1920MHz（GSM）と3610～3760MHz（DCS1800）で発振する必要がある。しかし、これらの周波数帯を1つのVCOでカバーするのは困難でありVCOは2個必要となる。

【0004】ダイレクトコンバージョン受信機の広く知られた欠点は、直流オフセット電圧である。これは、ミキサ（1019、1020）の入力信号と局発振信号の周波数が等しいために生じる。例えば、局発振信号が入力信号の入力端子にリークすると局発振信号同士の掛け算が生じて直流オフセット電圧が発生する。直流オフセット電圧を校正する方式の従来例としてはアイ、イー、イー、イー、1995年、半導体素子回路ジャーナル1399頁から1410頁に発表された「デジタル通信向けダイレクトコンバージョントランシーバ」（Asad A. Abidi et. al., "Direct-Conversion Radio Transceivers for Digital Communications," IEEE Journal of Solid-State Circuits, pp. 1399-1410, vol. 30, no. 12, Dec., 1995）が挙げられる。構成図を図11に示す。可変利得増幅器（1101、1103、1105）と低域通過フィルタ（1102、1104）からなる可変利得増幅器の出力直流オフセット電圧は、DSP（1106）で検知される。その情報に基づいてDSP（1106）は、低域通過フィルタ（1101）の入力に直流オフセット電圧校正信号を出力する。

【0005】

【発明が解決しようとする課題】上記の様に、ダイレクトコンバージョン受信機は外付けフィルタ数を削減することができる。しかし、図10（a）のGSM、DCS1800デュアルバンド送受信機でスーパーヘテロダイン受信機の代わりにダイレクトコンバージョン受信機を

使用すると、局発発信器の数が増加してしまう問題がある。なぜなら、局発振周波数として送信機では1150~1185MHz (GSM)、1575~1650MHz (DCS1800) が、受信機では1850~1920MHz (GSM)、3610~3760MHz (DCS1800) が必要で、1つのVCOで複数の帯域をカバーするのは困難だからである。さらなるコスト削減のため、VCO数を削減することが第1の課題となる。

【0006】また、GSMシステムで高速データ通信を実現するGPRS (General Packet Radio Service) では受信または送信に複数のスロットが割り当てられる。そのため高速な直流オフセット電圧校正が要求される。また、直流オフセット電圧校正は動作フレーム毎に行う必要がある。まず高速なオフセット校正の必要性から図4を用いて説明する。GSMの1フレームは8スロットから構成され、1スロットの時間は577μsecである。直流オフセット電圧校正にとって厳しい条件、すなわち受信(RX)に4スロット、送信(TX)に1スロット割り当てられた場合を想定する。送信スロットTX1はスロット7に割り当てられるが、基地局への伝播遅延を考慮してスロット7から237μsec前のTX1のタイミングで送信される。また、送受信以外に約500μsecのモニタ期間とPLLの同期期間が必要である。PLL同期期間に150μsec程度かかるとすると、送受信回路が動作せず直流オフセット電圧校正を行える時間は、 $1154 - 500 - 237 - 150 \times 2 = 117 \mu\text{sec}$ となり、高速なDCオフセット校正が要求される。

【0007】次に、フレーム毎にオフセット校正を行う必要性について図5を用いて説明する。図5に、ミキサの出力直流オフセット電圧の受信周波数依存性を測るための測定回路とその測定結果を示す。測定結果から、出力直流オフセット電圧には周波数依存性があることが分かる。したがって、GSM、DCS1800の様に通話中の受信周波数が固定でなく、受信帯域内で周波数ホッピングするシステムでは、前もって直流オフセット電圧を予見することは困難である。したがって、動作フレーム毎に直流オフセット電圧を校正する必要がある。

【0008】実施例(図11)の方式はオフセット校正用の帰還ループ内にフィルタが介在するため高速なオフセット校正が困難で高速データ通信に不向きである。したがって、高速データ通信に適した高速なオフセット校正方式の実現が第2の課題である。

【0009】

【課題を解決するための手段】上記第1の課題を実現するために、本発明では1つのVCOから分周器を利用して受信機と送信機にRF帯の局部発振信号を供給する。受信機用の局部発振信号生成には分周比固定の分周器を用い、送信機用の局部発振信号生成には分周比の切り替えが可能な分周器を用いる。

【0010】上記第2の課題を実現するために、本発明ではベースバンド信号用の可変利得増幅器に直流オフセット電圧検出手段と、直流オフセット校正手段を設け、オフセット校正用の帰還ループ内にフィルタを介在させないことで高速に直流オフセットを校正する。

【0011】

【発明の実施の形態】本発明の第1の実施形態を図1を用いて説明する。ここではアプリケーションとして欧州セルラ電話GSM(900MHz帯)、DCS1800(1800MHz帯)に対応する例を用いる。

【0012】受信機にはRF信号を直接ベースバンド信号に変換するダイレクトコンバージョン方式を適用し、送信機には従来例ですでに示したオフセットPLL方式を採用している。受信機は低雑音増幅器(101, 102)、ミキサ(103, 104)、可変利得低域通過フィルタ(139)から構成される。ミキサでは信号周波数をRF帯からベースバンド帯へ変換するとともに、sin成分とcos成分に分離する復調も同時に行う。このためミキサ(103, 104)に90°位相の異なる局部発振信号を加える必要があり、分周器(105, 115)を用いて生成する。局部発振信号は、VCO(111)とPLL(112)でPLLループを組むことで発生させる。VCO(111)として3600MHz帯発振のものを用いれば、分周器(115)の出力は1800MHz帯となりDCS1800用の局部発振信号を得る。また、分周器(116)を分周器(105)の前段に配置することで、分周器(105)の出力周波数は900MHz帯となり、GSM用局部発振信号を得る。ミキサ(103, 104)の出力ベースバンド信号は可変利得低域通過フィルタ(139)に入力され、レベル調整と妨害波除去が行われる。可変利得低域通過フィルタ(139)は、低域通過フィルタ(106, 107, 137, 138)と可変利得増幅器(108, 109)から構成される。また、可変利得低域通過フィルタ(139)出力での直流オフセット電圧を抑圧するため、直流オフセット電圧検出手段と直流オフセット校正手段をもった直流オフセット電圧校正回路(110)を設ける。

【0013】外付け構成部品を減らすため、送信機でも受信機と同じVCO(111)を用いる。送信機で用いるIF周波数(fIF)の決め方を以下に説明する。アンテナ(136)で受信する受信周波数をfrc(GSM)とfr0(DCS1800)、送信する送信周波数をftc(GSM)とft0(DCS1800)とする。前述の様に、VCO(111)の発振周波数はGSM受信周波数の4倍、DCS1800受信周波数の2倍だから、VCO(111)の発振周波数は、 $4 \cdot f_{rc} = 2 \cdot f_{r0}$ と表すことができる。この発振周波数をm分周(GSM)、n分周(DCS1800)した信号をオフセットPLLのミキサ(126)の局部発振信号として用いると、GSM時のIF周波数fIFcは数式1の様

に表せる。

【0014】

【数1】

$$f_{IFc} = \left| \frac{4 \cdot f_{r0}}{m} - f_{t0} \right| \quad \dots (数1)$$

【0015】同様にDCS1800時のIF周波数 f_{IF0} は数式2の様に表せる。

【0016】

【数2】

$$f_{IF0} = \left| \frac{2 \cdot f_{r0}}{n} - f_{t0} \right| \quad \dots (数2)$$

【0017】ここで、 $f_{r0} = 925\text{MHz}$ 、 $f_{t0} = 880\text{MHz}$ 、 $f_{r0} = 1805\text{MHz}$ 、 $f_{t0} = 1710\text{MHz}$ とする。 m に対して f_{IFc} を計算したものを図12に、 n に対して f_{IF0} を計算したものを図13に示す。分周には2分周器を用いるので、 m 、 n として2の i 乗(i は正の整数)を用いた。IF周波数生成のためのVCOを1個にするには m 、 n は自由に選ぶことはできず、 f_{IFc} と f_{IF0} はほぼ等しい必要がある。または、2分周器を使用した場合は、 f_{IFc} と f_{IF0} の比が2の j 乗(j は正の整数)にほぼ等しければよい。ここで、ほぼ等しいとは、2つの周波数が正確に一致しなくてもそれら2つがVCOの発振周波数範囲に含まれていればよいという意味である。図12、図13において、上記条件を満たす m と n の組み合わせは、例えば、 $(m, n) = (2, 1)$ や $(4, 2)$ である。この m 、 n の組み合わせから、消費電力や不要スプリアス信号発生の有無等を考慮に入れて最終的に f_{IF} を決定する。本実施例では $(m, n) = (4, 2)$ としてある。分周器(117, 118)と切り替えスイッチ(121)をVCO(111)後段に設け、GSM時にはVCO(111)出力周波数を4分周、DCS1800時には2分周する様に制御する。次に、VCO(114)の発振周波数は、消費電力やICに内蔵する受動素子の規模等によって決定される。本実施例では発振周波数を300MHz帯とし、VCO(114)後段に分周器(119, 120)と切り替えスイッチ(122)を設けることで、GSM時には8分周、DCS1800時には4分周して $f_{IFc} = 45\text{MHz}$ 、 $f_{IF0} = 95\text{MHz}$ が生成される。

【0018】スプリアスの問題を更に具体的に説明する。図17、18にIF周波数を固定し、局部発振周波数を変化させた場合のスプリアスを示す。図17、18はGSM、DCS1800に対応し、送信信号を送信用発振器(128, 124)から発生させた場合に、IF周波数の整数倍(m 倍)と、局部発振周波数の差によって生じるスプリアスを示したものである。ここで f_{IF} はIF周波数、 f_{VCO} は送信周波数を示す。各欄に記入した数値はスプリアス信号と送信周波数の差をMHzの単位で示したものである。ハッチをかけた部分は10MHz

z 以内の近傍にスプリアスが発生する場合で、送信機のループフィルタ(127)で除去するのが困難なものである。図17、18より判るようにIF周波数を1つに固定すると、送信帯域内でスプリアスが送信周波数の近傍に現れる領域を避けることが困難であり、IF周波数を送信周波数に応じて変化させることの有効性が理解される。例えば図17に示すGSMの例では、880MHzから888MHzまで45MHzのIF周波数を選び、888MHzから914MHzまで46MHzのIF周波数を選ぶとスプリアスを回避できる。

【0019】本実施例では送信機のみキサ回路(126)に印加される局部発振信号が受信帯域内に存在する。図16に本実施例の送信部を拡大して示す。(2309)で示す経路を通じて受信帯域内に有る局部発振信号は漏洩し、後段の増幅器により増幅され放射される。GSMのスプリアスのほうしゃに関する規格を図19にまとめる。受信帯域のスプリアスは、5点に限り-36dBm以下のスプリアスが許容されるが、原則として-79dBm/100kHzに抑圧することが望まれる。図20にこれまでの実施例で説明したVCOの発振周波数をまとめる。DCS1800の受信用帯域(2701)と送信用帯域(2703)は一致しており、GSMの受信用帯域(2702)と送信用帯域(2704)も同様に一致している。これをずらせる為図21のような周波数配置を考える。DCS1800の受信用帯域(2701)とずらせた送信用帯域(2705)は重なることなく、送信時に受信帯域内の周波数を持つ局部発振漏洩は回避できる。GSMについても同様である。

【0020】次に、本発明に係る受信機の第2の実施形態について説明する。

【0021】受信機は、低雑音増幅器(102)、みキサ(104)、分周器(105)、低域通過フィルタ(106, 137)、可変利得増幅器(108, 201)、直流オフセット電圧校正回路(110, 206)及びデコーダ(205)から構成される。また、低雑音増幅器は負荷抵抗(207)、トランジスタ(208)及び容量(209)から構成され、直流オフセット電圧校正回路(110)はデジタルアナログ変換器DAC(202)、アナログデジタル変換器ADC(203)及び制御回路(204)から構成される。みキサ(104)は、みキサ(210, 206)から構成される。

【0022】可変利得増幅器(108)の出力直流電圧はADC(203)でデジタル信号に変換され制御回路(204)へ入力される。制御回路(204)で、可変利得増幅器(108)出力での直流オフセット電圧が計測され、直流オフセット電圧を校正するための校正信号が出力される。該校正信号はDAC(202)でデジタル信号からアナログ信号に変換され、DAC(202)出力信号により可変利得増幅器(108)の直流オフセット電圧が校正される。また、直流オフセット電圧校正

回路(110)はデコーダ(205)により選択され、選択された回路だけが動作を行う。この様に、可変利得増幅器と直流オフセット電圧校正回路からなる帰還ループ内にフィルタが介在しないためフィルタでの遅延がなくなり高速なオフセット校正が実現できる。ここでADCのビット数は1ビットつまり単純な比較器を適用することも可能である。

【0023】本発明に係る可変利得増幅器と直流オフセット電圧校正回路の第3の実施形態について図3を用いて説明する。

【0024】可変利得増幅器は、抵抗(307, 308, 312)とトランジスタ(309, 310, 311)から構成される。トランジスタ(309, 310)のベースに入力電圧が入力され、コレクタから出力電圧が出力される。利得は、例えば、トランジスタ(311)のベース電圧により制御することができる。DAC(313)は、トランジスタ(301, 302, 303)と抵抗(304, 305, 306)から構成される。制御回路(204)の出力をトランジスタ(301, 302, 303)のベースに接続しているので、制御回路(204)でトランジスタ(301, 302, 303)のコレクタ直流電流を制御することができる。該コレクタ直流電流はトランジスタ(309)のコレクタ電流と足し合わされ抵抗(307)で電圧に変換される。今、直流オフセット電圧 $\Delta V (=V_2 - V_1)$ があるとする。抵抗(307, 308)の抵抗値が R_L 、DAC(313)の出力直流電流を I_{DAC1} 、DAC(314)の出力直流電流を I_{DAC2} で表すことにする。この時、数式3の関係が成り立つ様に制御回路(204)はDAC(313, 314)を制御する。

【0025】

【数3】

$$R_L \cdot (I_{DAC1} - I_{DAC2}) = f \cdot \Delta V \quad \dots (数3)$$

【0026】本発明に係る可変利得増幅器の第4の実施形態について図6を用いて説明する。図6(a)に直流オフセット電圧のない理想的な可変利得増幅器(603)と可変利得増幅器(603)の入力換算直流オフセット電圧源(606)を示す。この場合、オフセット電圧を抑圧する手段がないので出力端子(604, 605)の間にはオフセット電圧源(606)の出力電圧が可変利得増幅器(603)の利得倍されたオフセットが発生する。次に、本発明に係る第3の実施例である、切り替えスイッチ(607, 608)を可変利得増幅器(603)の入出力に接続した構成を図6(b, c)に示す。切り替えスイッチ(607, 608)の接続関係が図6(b)と(c)で逆になっているため、入出力端子間の接続関係は維持しつつオフセット電圧源(606)出力電圧の伝わる出力端子は逆になる。したがって、上記に示した切り替えスイッチ(607, 608)

の切り替えを周期的に行えば、オフセット電圧源(606)の出力電圧は出力端子(604)と(605)に同じ時間発生することになり、出力端子間のオフセット電圧は0になる。

【0027】本発明に係る受信機の第5の実施形態について図7を用いて説明する。本実施例は、第2の実施例において、可変利得増幅器(201)と直流オフセット電圧校正回路(206)の代わりに第3の実施例で示した可変利得増幅器(609)を用い、可変利得増幅器(609)後段に低域通過フィルタ(702)とバッファアンプ(701)を接続したことを特徴とする受信機である。

【0028】本発明に係る受信機の第6の実施形態について図8を用いて説明する。本実施例は、第2の実施例において、低域通過フィルタ(140)と可変利得増幅器(201)の間にスイッチ(801)を接続したことを特徴とする受信機である。直流オフセット電圧校正時には、スイッチ(801)をオンにして可変利得増幅器(201)の入力を短絡し、校正時以外にはスイッチ(801)をオフにする。校正時にスイッチ(801)をオンにすることで、可変利得増幅器(201)は前段からの直流オフセット電圧の影響を受けずに校正を行うことができる。

【0029】本発明に係る移動体通信機の第7の実施形態について図9を用いて説明する。本実施例は、第1の実施例にベースバンド回路(901)を追加したことを特徴とする移動体通信機である。(907)には、第1の実施例においてアンテナ(139)とICに内蔵される回路(143)以外のすべての回路が含まれる。ベースバンド回路(901)では、受信ベースバンド信号(902, 903)から音声信号への変換や、音声信号から送信ベースバンド信号(905, 906)への変換等の信号処理を行う。さらに、ベースバンド回路(901)は、回路(143)での直流オフセット電圧の校正を開始するタイミングを決めるDCオフセットキャンセル開始信号(904)を出力し、回路(143)に inputs する。この開始信号は受信機が信号を受信開始する前に送られ、信号を受信する前に(143)の回路で発生する直流オフセットを除去する。

【0030】本発明に係る移動体通信機の第8の実施形態について図14を用いて説明する。フィルタ(140)の容量(1403)と抵抗(1404, 1405)の間にスイッチ(1401, 1402)を挿入し、直流オフセット校正時の時定数を小さくする。これによりフィルタ(140)での伝搬遅延を短縮できるので図8に示す入力短絡用スイッチ(801)を使うことなく高速で直流オフセット校正が出来る。また、各増幅器(108, 201)が図3に示すようにバイポーラトランジスタで構成された場合は、フィルタ抵抗(1404, 1405)を介してベースバイアスが行われる。このため、

ベース電流ばらつき、フィルタ抵抗ばらつきによるバイアスオフセットも含めて直流オフセット電圧を校正できる。これに対して、短絡用スイッチ(801)を用いる第6の実施例では該バイアスオフセットを校正できない。また、直流オフセットを前段から順に除去すると、残留誤差は後段の直流オフセット校正機能が除去するため、より高精度の直流オフセット除去が達成できる。

【0031】本発明に係る移動体通信機の第9の実施形態について図15を用いて説明する。第8の実施例の様にフィルタの伝搬遅延を低減した場合は、直流オフセット電圧校正のための帰還ループ内にフィルタを介在できる。そのため、第8の実施例に比べてADCの数を削減でき回路規模を低減出来る。

【0032】

【発明の効果】本発明により従来のスーパーヘテロダイン形受信機を適用した場合に比べ、外付けフィルタ3個、外付けVCO1個削減することができる。さらにダイレクトコンバージョン受信機で問題となる直流オフセット電圧を高速で除去する方式をとることで、部品点数を削減しつつ、高速パケット伝送モードにも対応できる移動体通信機を実現できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す移動体通信機構成図。

【図2】本発明の移動体通信機の受信機部分構成図。

【図3】本発明の受信機の直流オフセットを除去する回路の詳細図。

【図4】GSM規格における動作タイミング図。

【図5】ミキサ回路の発生する直流オフセット電圧測定方法と測定結果を示す図。

【図6】本発明に適用できるチョッパ形増幅器動作原理図。

【図7】本発明の受信機部分にチョッパ形増幅器を適用した場合の実施形態。

【図8】本発明の受信機に係る前段回路の影響なしに可変利得増幅器の直オフセット電圧校正を行う回路の構成図。

【図9】直流オフセット除去のためのタイミング信号がベースバンド回路から与えられることを示す図面。

【図10】(a)従来のスーパーヘテロダイン方式を適用した移動体通信機構成図。(b)従来のダイレクトコンバージョン受信機構成図。

【図11】従来の直流オフセット電圧校正手法。

【図12】GSM動作時の送信機IF周波数を示す図。

【図13】DCS1800動作時の送信機IF周波数を示す図。

【図14】フィルタ容量を切り離し直流オフセット除去動作を加速する方法を示す図。

【図15】フィルタ容量を切り離し直流オフセット除去回路を簡略化する方法を示す図。

【図16】GSM/DCS1800デュアルバンド送信回路を示す図。

【図17】GSM送信時スプリアス一覧を示す図。

【図18】DCS1800送信時スプリアス一覧を示す図。

【図19】GSMスプリアス規格を示す図。

【図20】送信、受信の局部発振周波数帯が一致したVCO発振周波数配置を示す図。

【図21】送信、受信の局部発振周波数帯が重ならないVCO発振周波数配置を示す図。

【符号の説明】

101、102 低雑音増幅器

103、104、123、126、206、210、1019、1020 ミキサ

105、115、116、117、118、119、120、139分周器

106、107、127、131、132、137、138、702、1012、1013、1021、1022、1101、1103、1105 低域通過フィルタ

108、109、201、603、1102、1104 可変利得増幅器

110 直流オフセット電圧校正回路

111、114、128、129、1006、1007、1008、1009 VCO

112、113 PLL

121、122 切り替えスイッチ

127 位相比較器

130、1010、1011 電力増幅器

133、134、1001、1002、1003、1004、1005 帯域通過フィルタ

135、1014 アンテナスイッチ

136、1015 アンテナ

139 可変利得低域通過フィルタ

140、1016 IC内蔵回路

202 DAC

203 ADC

205 デコーダ

701 バッファアンプ

801、1401、1402、スイッチ

901 ベースバンド回路

1403 容量

1404、1405 抵抗

2301、2302、2305、2306 リミッタ増幅器

2303、2304、2307、2308 低域通過フィルタ

2309 送信用局部発振信号漏洩経路

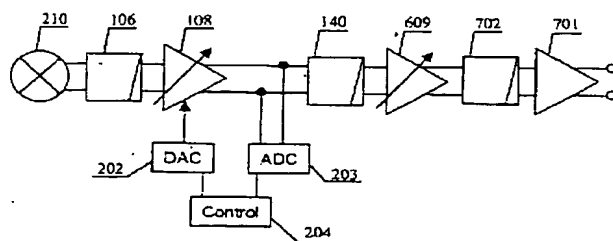
2701、2702 受信時VCO発振周波数帯

2703、2704、2705、2706 送信時

【図 1】

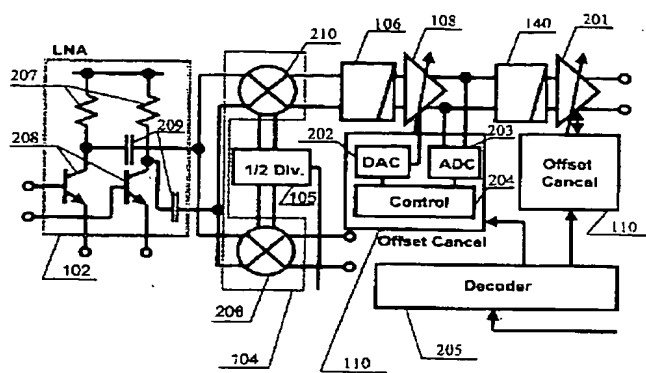
【图 7】

图7



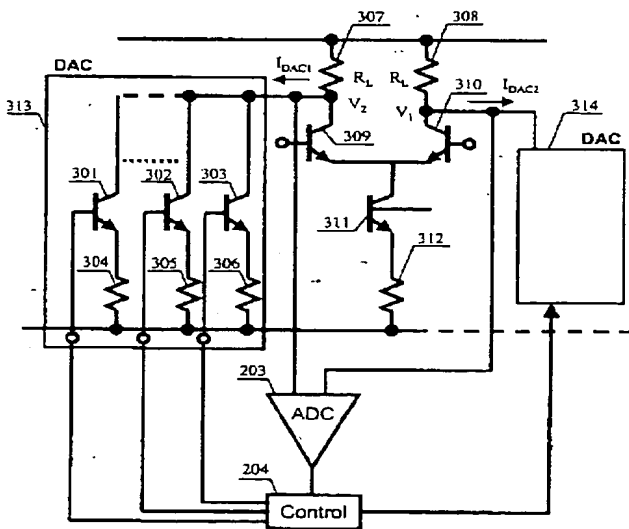
【図2】

図2



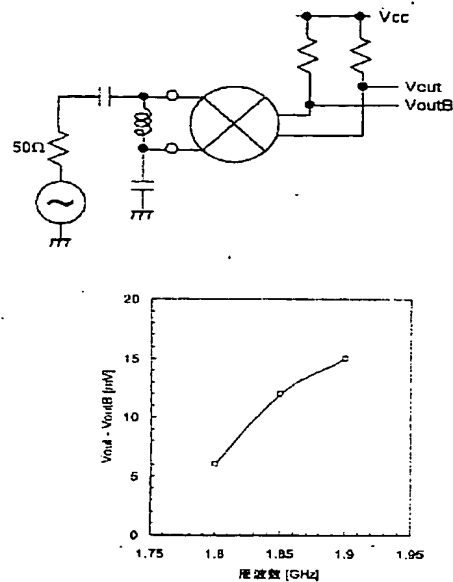
【図3】

図3



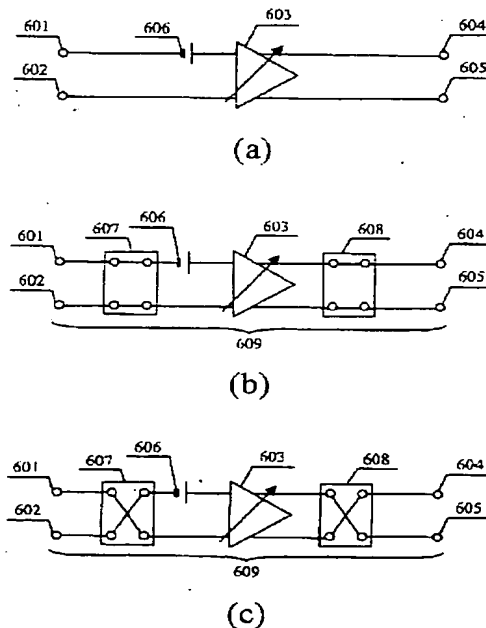
【図5】

図5



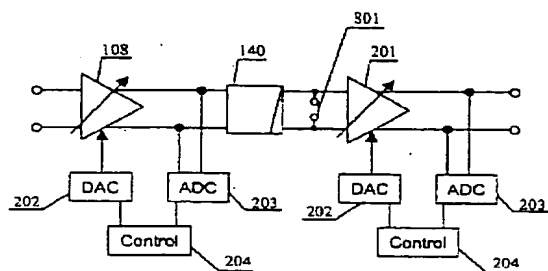
【図6】

図6



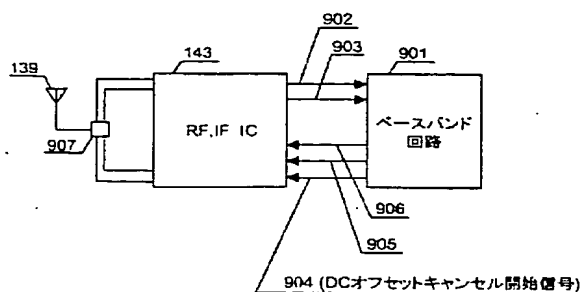
【図 8】

図 8



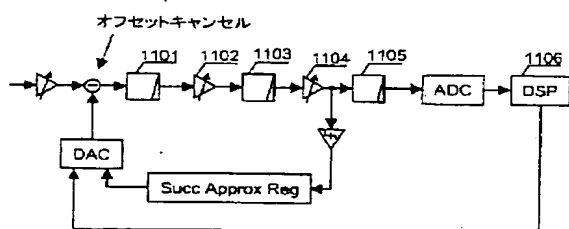
【図 9】

図 9



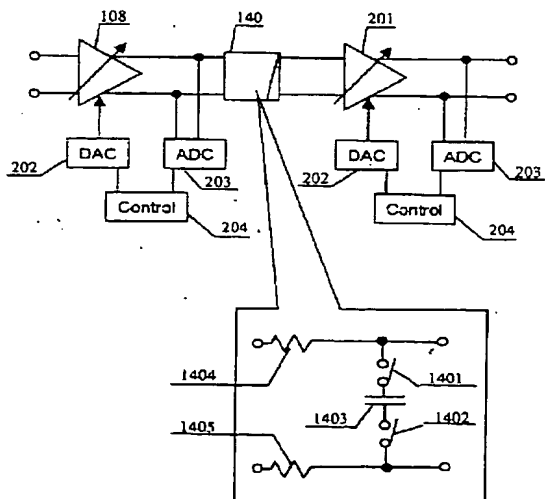
【図 11】

図 11



【図 14】

図 14



【図 12】

図 12

m	f _{IFc} [MHz]
1	2820
2	970
4	45
8	417.5
16	648.75
32	764.375

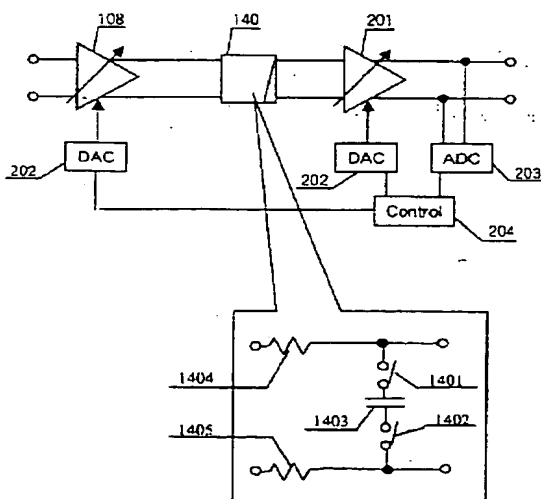
【図 13】

図 13

n	f _{IFD} [MHz]
1	1900
2	95
4	807.5
8	1258.75
16	1484.375
32	1597.1875

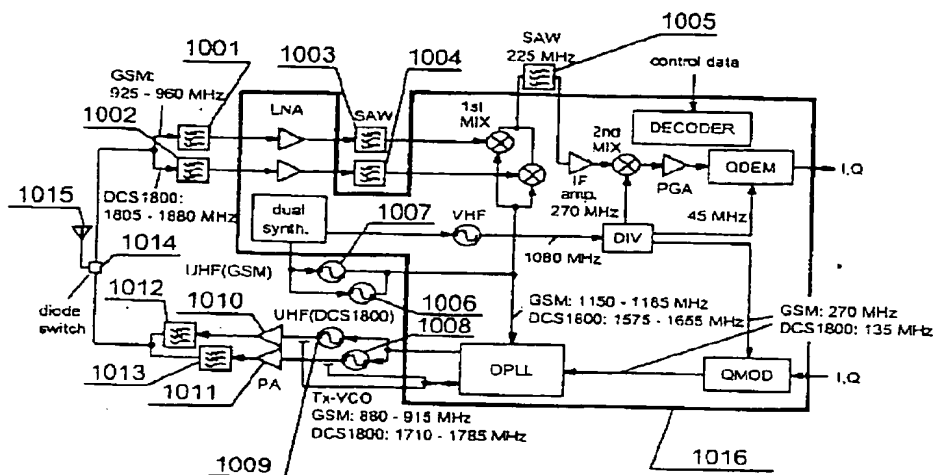
【図 15】

図 15

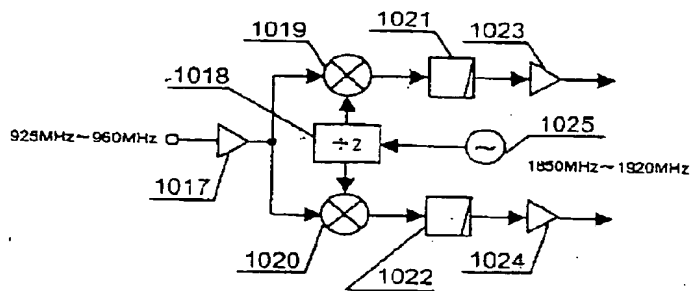


【図 10】

図 10



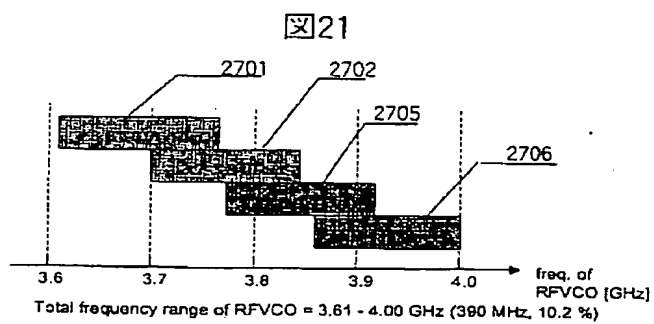
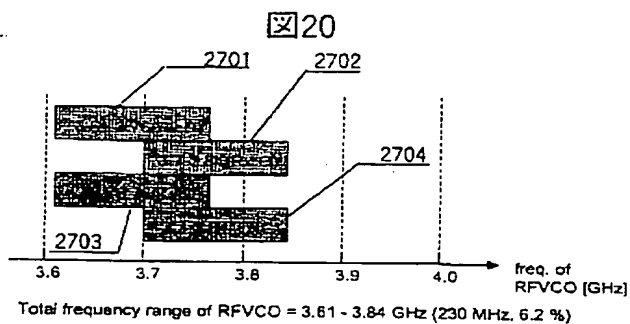
(a)



(b)

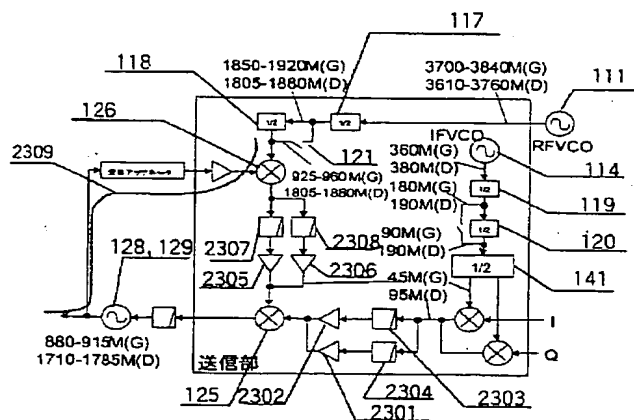
【図 20】

【図 21】



【図16】

図16



フロントページの続き

(72)発明者 堀田 正生
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内
(72)発明者 本郷 豊彦
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内

05

10

(72)発明者 山脇 大造
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内
(72)発明者 笠原 真澄
東京都小平市上水本町五丁目20番1号 株
式会社日立製作所半導体グループ内
(72)発明者 瀧川 久美子
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内